

Особине U-
прилагодног
кола

, 4 јун 2005 г.

Садржај

| | | |
|-----------|---|-----------|
| 1 | Опште карактеристике | 3 |
| 1.1 | Битска брзина | 3 |
| 1.2 | Линијски код | 3 |
| 1.3 | Импеданса | 3 |
| 2 | Излазне карактеристике прилагодног кола | 3 |
| 2.1 | Облик сигнала | 3 |
| 2.2 | Снага сигнала | 4 |
| 2.3 | Спектрална густина снаге | 5 |
| 3 | Терминација пријемника/предајника | 5 |
| 3.1 | Импеданса | 5 |
| 3.2 | Повратни губици | 5 |
| 3.3 | Лонгитудинални губици конверзије | 6 |
| 4 | Џитер (jitter) | 7 |
| 5 | Напајање | 8 |
| 5.1 | Динамички захтеви за напајање | 9 |
| 5.2 | Захтеви за ресет NT1 и регенератора | 9 |
| 6 | Скрембловање | 10 |
| 7 | Структура рама | 10 |
| 7.1 | Дужина рама | 11 |
| 8 | Синхро реч | 11 |
| 8.1 | Синхро реч у смеру LT-NT1 | 11 |
| 8.2 | Синхро реч у смеру NT1-LT | 11 |
| 8.3 | Процедура за поравнање рама | 11 |
| 9 | Надрам | 11 |
| 10 | Фазни померај рамова у смеровима LT-NT1 и NT1-LT | 11 |
| 11 | C_L Канал | 12 |
| 11.1 | Битска брзина | 12 |
| 11.2 | Структура | 12 |
| 11.3 | Протоколи и процедуре | 14 |
| 11.3.1 | Функције за надзор грешке | 14 |
| 11.3.2 | CRC алгоритам | 14 |

| | | |
|-----------|--|-----------|
| 11.3.3 | Остале функције C_L канала | 14 |
| 11.3.4 | ЕОС функције | 16 |
| 12 | Стартовање и контрола | 19 |

Списак слика

| | | |
|---|--|---|
| 1 | Облик сигнала на излазном прикључку | 4 |
| 2 | Спектрална густина снаге на прикључку прилагодног кола | 5 |
| 3 | Минимални повратни губици | 6 |
| 4 | Минимални лонгитудинални баланс | 7 |
| 5 | Максимално дозвољени уитер на излазном прикључку мреже | 8 |
| 6 | Тест оптерећење за напонски извор | 9 |

Списак табела

| | | |
|----|---|----|
| 1 | Конвертовање парова бита у кватернарне симболе | 3 |
| 2 | Облик сигнала на излазном прикључку | 4 |
| 3 | Напонски опсези за напајање NT1 | 8 |
| 4 | Вредности компонената за тест оптерећење напонског извора | 9 |
| 5 | Организација 2B+D поља | 10 |
| 6 | Структура рама | 10 |
| 7 | Структура надрама | 13 |
| 8 | NT1 Статусни бити напајања | 15 |
| 9 | Структура ЕОС рама | 17 |
| 10 | Кодови ЕОС функција | 19 |

1 Опште карактеристике

1.1 Битска брзина

80 kbaud-a ± 5 ppm (према ITU-T G.961, Appendix II §II.2)

1.2 Линијски код

2B1Q (према ITU-T G.961, Appendix II §II.1)

Код је 4-нивовски без редунадансе. Б и Д канали се скремблују пре кодовања. Бити M_1 до M_6 C_L канала се, такође, кодују и скрембулују на исти начин. Бити се групишу у парове бита који се конвертују у кватернарне симболе који се називају кватови (quat). У следећој табели је приказано конвертовање бита Б и Д канала у кватове.

| Први бит (знак) | Други бит (магнитуда) | Кватернарни симбол (quat) |
|--------------------|--------------------------|---------------------------------|
| 1 | 0 | +3 |
| 1 | 1 | +1 |
| 0 | 1 | -1 |
| 0 | 0 | -3 |

Табела 1: Конвертовање парова бита у кватернарне симболе

На пријемној страни кватернарни симболи се конвертују у парове бита и дескремблују.

1.3 Импеданса

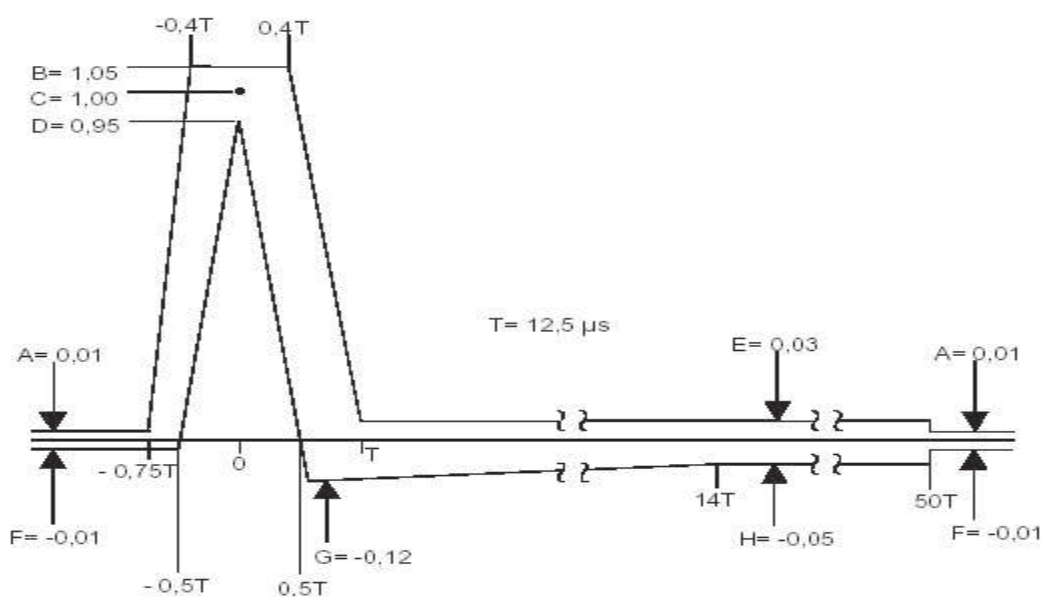
135 Ω симетрично (према ITU-T G.961, Appendix II §II.13.1.)

2 Излазне карактеристике прилагодног кола

Номинална максимална вредност сигнала на прикључку прилагодног кола је 2.5V (према ITU-T G.961, Appendix II §II.12.1.).

2.1 Облик сигнала

Облик сигнала је специфициран на следећој слици (према ITU-T G.961, Appendix II §II.12.2.).



Слика 1: Облик сигнала на излазном прикључку

| Нормализовани ниво | | Кватернарни симболи | | | |
|-----------------------|-------|---------------------|------------|------------|---------|
| | | +3 | +1 | -1 | -3 |
| A | 0.01 | 0.025V | 0.008330V | -0.008330V | -0.025V |
| B | 1.05 | 2.625V | 0.875000V | -0.875000V | -0.025V |
| C | 1.00 | 2.500V | 5/6V | -5/6V | -2.500V |
| D | 0.95 | 2.375V | 0.791670V | -0.791670V | -2.375V |
| E | 0.03 | 0.075V | 0.025000V | -0.025000V | -0.075V |
| F | -0.01 | -0.025V | -0.008330V | 0.008330V | 0.025V |
| G | -0.12 | -0.300V | -0.100000V | 0.100000V | 0.300V |
| H | -0.05 | -0.125V | -0.041670V | 0.041670V | 0.125V |

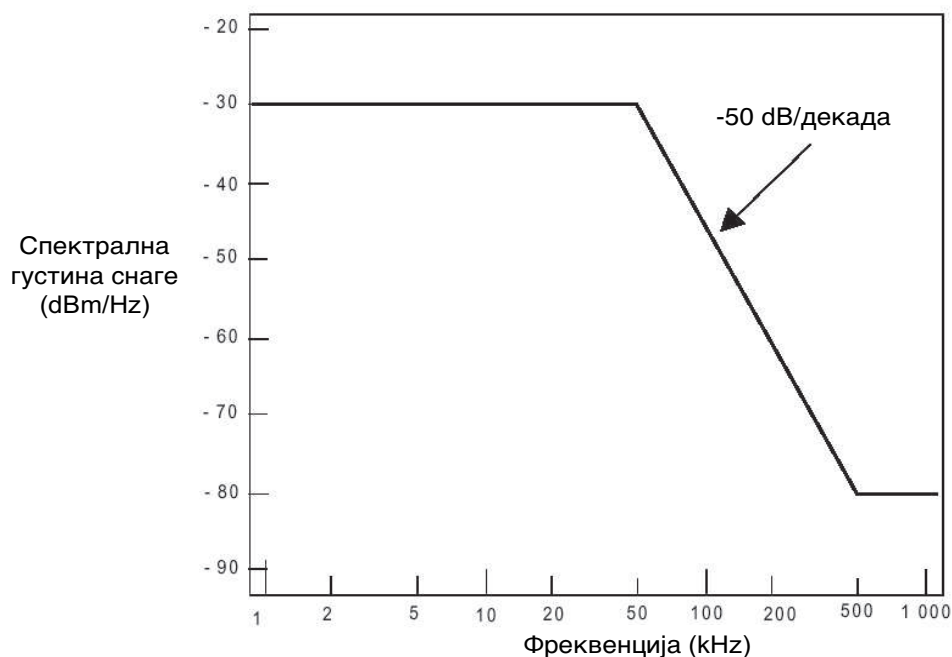
Табела 2: Облик сигнала на излазном прикључку

2.2 Снага сигнала

Када се секвенца бита на прикључку прилагодног кола састоји од синхро речи, при чему су по свим осталим битским позицијама једнако вероватно распоређени сви симболи, тада је снага сигнала на прикључку између 13dBm и 14dBm у фреквентном опсегу од 0 до 80kHz (према ITU-T G.961, Appendix II §II.12.3.).

2.3 Спектрална густина снаге

Горња граница спектралне густине снаге је приказана на следећој слици (према ITU-T G.961, Appendix II §II.12.4.).



Слика 2: Спектрална густина снаге на прикључку прилагодног кола

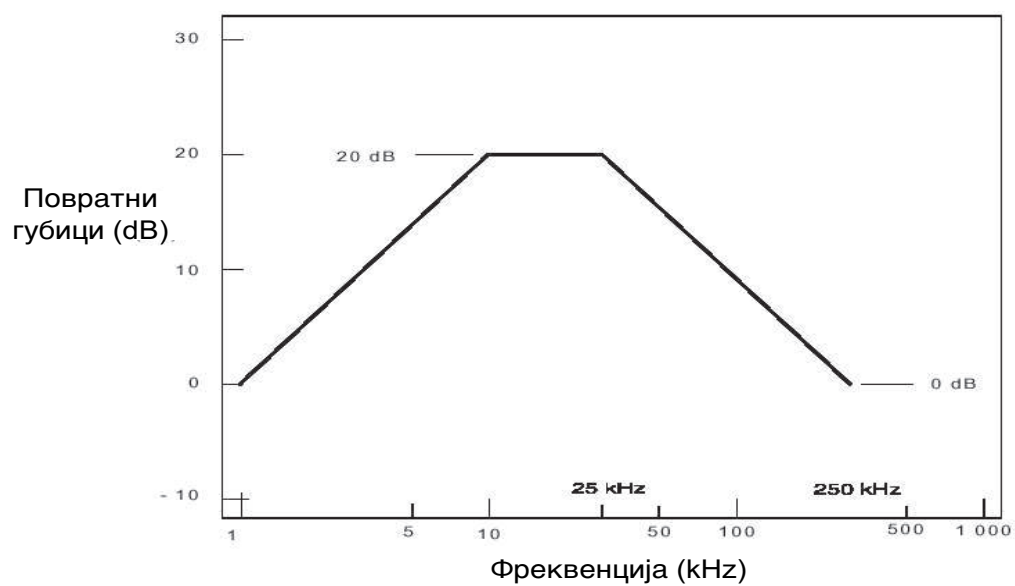
3 Терминација пријемника/предајника

3.1 Импеданса

Номинална импеданса износи 135Ω (према ITU-T G.961, Appendix II §II.13.1.).

3.2 Повратни губици

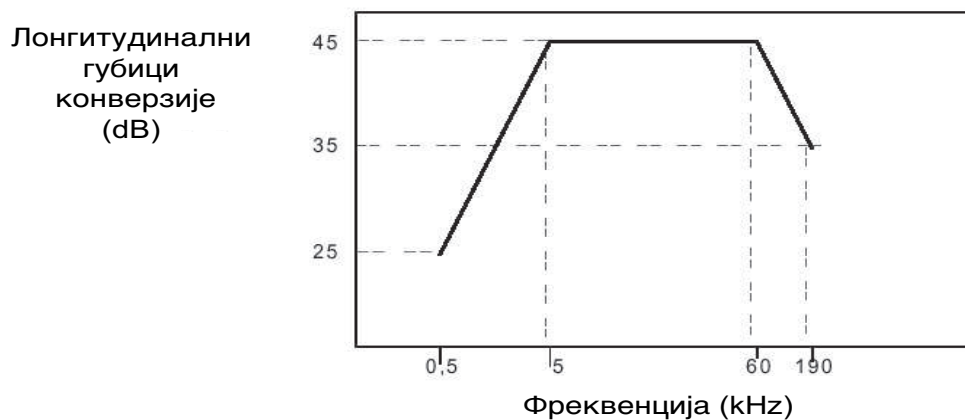
Минимални повратни губици при импеданси од 135Ω у фреквентном опсегу од 1kHz до 200kHz су приказани на следећој слици (према ITU-T G.961, Appendix II §II.13.2.).



Слика 3: Минимални повратни губици

3.3 Лонгитудинални губици конверзије

Минимални лонгитудинални баланс је приказан на следећој слици (према ITU-T G.961, Appendix II §II.13.3.).



Слика 4: Минимални лонгитудинални баланс

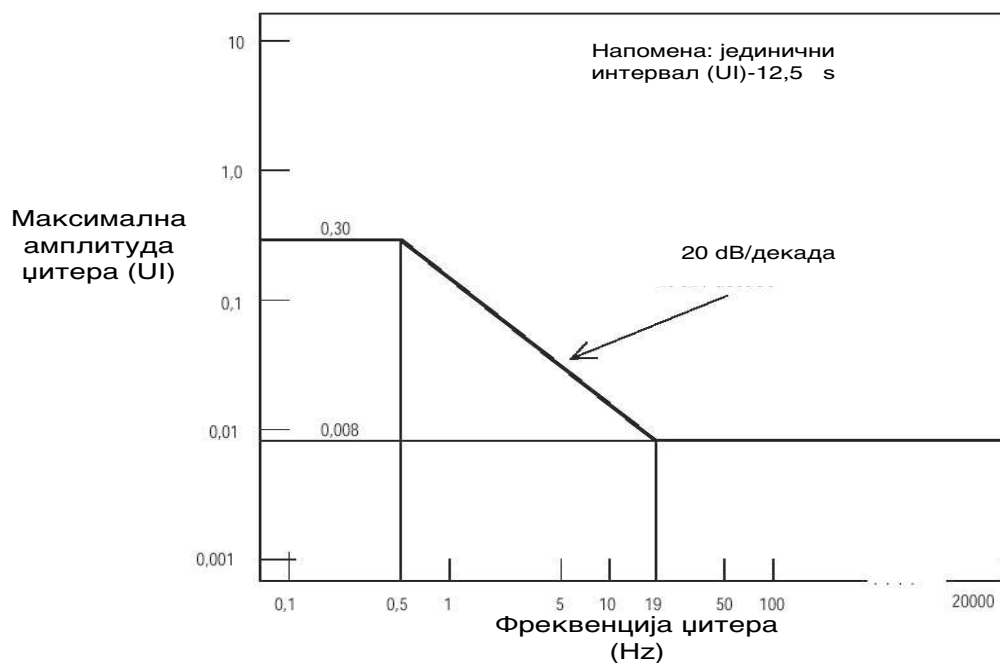
4 Цитер (jitter)

Максимална амплитуда цитера на излазном прикључку мреже, за учестаности цитера од 0.1Hz до 20kHz, при битској брзини од 80kbaud/s \pm 5ppm је приказана на следећој слици (према ITU-T G.961, Appendix II §II.11.).

Максимални вондер (wander) по дану на излазу мреже износи 1.44 UIpp при чему је максимална промена фазе 0.06 UI/час.

Максимални цитер на улазном порту мреже при битској брзини од 80kbaud/s \pm 5ppm је дефинисан на следећи начин:

- цитер треба да буде једнак или мањи од 0.04 UIpp и мањи од 0.01UIr.m.s. када се мери филтром пропусником високих учестаности који има стрмину од 6dB/oct испод 80Hz
- цитер релативно у односу на фазу сигнала на излазном прикључку мреже не сме да пређе 0.05 UIpp и 0.015r.m.s. када се мери филтром пропусником опсега који има стрмину од 6dB/oct преко 40Hz и испод 1Hz.
- максимално одступање фазе улазног сигнала од номиналне разлике (long term average) од фазе сигнала на излазном прикључку мреже не сме да пређе 0.1UI.



Слика 5: Максимално дозвољени цитер на излазном прикључку мреже

5 Напајање

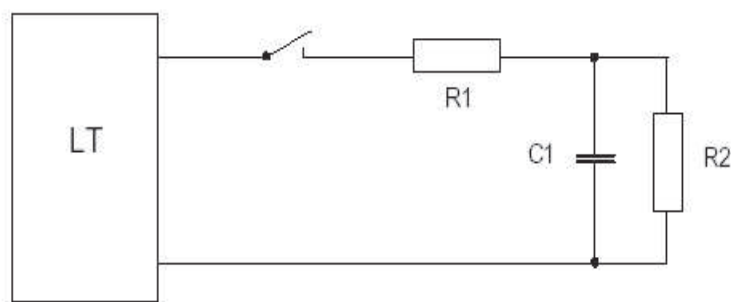
Напајање NT1 и/или регенератора је опционо. Извор за напајање NT1 је константни напонски извор са струјним ограничењем. Максимална вредност излазног напона на прикључцима прилагодног кола износи 120V. Струјно ограничење је на 50mA (према ITU-T G.961, §8.6.). У следећој табели су приказани могући напони напајања на излазу прилагодног кола (према ETSI ETR 080 §10.5.1).

| Минимум [V] | Максимум [V] |
|-------------|--------------|
| 51 | 69 |
| 66 | 70 |
| 91 | 99 |
| 90 | 110 |
| 105 | 115 |

Табела 3: Напонски опсези за напајање NT1

5.1 Динамички захтеви за напајање

Приликом прикључивања тест оптерећења са наредне слике на прикључке прилагодног кола потребно је да склоп за генерисање напајања за NT1 обезбеди струју од најмање X mA у трајању од најмање 1.5s пре него што проради струјна заштита (према ETSI ETR 080 §10.5.2).



Слика 6: Тест оптерећење за напонски извор

У следећој табели је приказана зависност вредности X и вредности компонената од опсега напонског извора на прилагодном колу.

| Напонски опсег | R1[Ω] | C1[μF] | R2[Ω] | X [mA] |
|----------------|-------|--------|-------|--------|
| 51-69 | 100 | 200 | 5000 | 45 |
| 66-70 | 900 | 200 | 1000 | 40 |
| 91-99 | 1000 | 400 | 3000 | 45 |
| 90-110 | 1000 | 400 | 3000 | 40 |
| 105-115 | 1000 | 400 | 3000 | 40 |

Табела 4: Вредности компонената за тест оптерећење напонског извора

5.2 Захтеви за ресет NT1 и регенератора

За потребе ресета потребно је да напон на прикључцима прилагодног кола буде мањи од 5V у трајању од најмање 2s мерено на оптерећењу од 100kΩ спојеном на прикључке прилагодног кола.

6 Скрембловање

Низ података у било ком смеру предаје скремблује се полиномом 23-ег реда пре уметања синхро речи (према ITU-T G.961, Appendix II §II.9.).

У смеру LT-NT1 полином је: $1 \oplus x^{-5} \oplus x^{-23}$

У смеру NT1-LT полином је: $1 \oplus x^{-18} \oplus x^{-23}$

\oplus је операција сабирања по модулу 2.

7 Структура рама

Сваки рам се састоји од 2B+D канала, синхро речи или инвертоване синхро речи и C_L канала који садржи M бите за потребе одржавања. У следећој табели је приказана организација једног 2B+D поља (према ITU-T G.961, Appendix II §II.3.).

| Подаци | B1 | | | | B2 | | | | D |
|-------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------|
| Парови бита | $b_{11}b_{12}$ | $b_{13}b_{14}$ | $b_{15}b_{16}$ | $b_{17}b_{18}$ | $b_{21}b_{22}$ | $b_{23}b_{24}$ | $b_{25}b_{26}$ | $b_{27}b_{28}$ | d_1d_2 |
| Quat | q_1 | q_2 | q_3 | q_4 | q_5 | q_6 | q_7 | q_8 | q_9 |
| Број бита | 8 | | | | 8 | | | | 2 |
| Број quat-a | 4 | | | | 4 | | | | 1 |

Табела 5: Организација 2B+D поља

Рам се састоји од 120 кватернарних симбола чије укупно трајање износи 1.5ms. Структура рама је приказана у следећој табели.

| Рам | FW/IFW | 12x(2B+D) | C_L |
|-----------------|------------|-----------|----------|
| Функција | Синхро реч | 2B+D | Overhead |
| Број quat-a | 9 | 108 | 3 |
| Позиција quat-a | 1-9 | 10-117 | 118-120 |
| Број бита | 18 | 216 | 6 |
| Позиција бита | 1-18 | 19-234 | 235-240 |

Табела 6: Структура рама

7.1 Дужина рама

Сваки рам се састоји од 12 2B+D поља. Свако 2B+D поље се састоји од 18 бита (према ITU-T G.961, Appendix II §II.3.1.).

8 Синхро реч

Користи се за алокацију B, D и C_L канала. Такође се користи за потребе баудске синхронизације (према ITU-T G.961, Appendix II §II.4.).

8.1 Синхро реч у смеру LT-NT1

Синхро реч у смеру од LT ка NT1 је иста у сваком раму осим првог рама надрама. Синхро реч је:

$$FW = +3+3-3-3-3+3-3+3+3$$

Синхро реч у првом раму надрама у смеру од LT ка NT1 је:

$$IFW = -3-3+3+3+3-3+3-3-3$$

8.2 Синхро реч у смеру NT1-LT

Исто као у §7.1.

8.3 Процедура за поравнање рама

Није специфицирана јединствена процедура за поравнање рама.

9 Надрам

Да би се омогућила алокација бита C_L канала преко више од једног рама користи се надрам. Старт надрама је одређен инвертованом синхро речи (IFW). Број рамова у надраму је 8 (према ITU-T G.961, Appendix II §II.6.).

Трајање надрама је 12ms.

10 Фазни померај рамова у смеровима LT-NT1 и NT1-LT

NT1 треба да синхронизише своју предају са примљеним рамовима (смер LT-NT1). Рамови у предаји треба да буду померени за 60 ± 2 кватернарна симбола у односу на рамове у пријему (према ITU-T G.961, Appendix II §II.7.).

11 C_L Канал

Састоји се од последња три кватернарна симбола (6 бита) у сваком раму надрама (према ITU-T G.961, Appendix II §II.8.).

11.1 Битска брзина

Битска брзина C_L канала износи 4kbit/s (према ITU-T G.961, Appendix II §II.8.1.).

11.2 Структура

48 бита надрама чине C_L канал и називају се М-битима (према ITU-T G.961, Appendix II §II.8.2.).

24 бита (2kbit/s) по надраму је алоцирано за ЕОС (embedded operations channel) канал.

12 бита (1kbit/s) по надраму се алоцира за потребе функције CRC (cyclic redundancy check) провере.

12 бита (1kbit/s) по надраму се алоцира за потребе других функција и неискоришћене бите.

Структура надрама је приказана у следећој табели:

| | | Синхро | 2B+D | C_L бити $M_1 - M_6$ | | | | | |
|----------------|-------------------|---------------|--------|------------------------|------------|------------|------|------------|------------|
| | Quat позиције | 1-9 | 10-117 | 118s | 118m | 119s | 119m | 120s | 120m |
| | Бит позиције | 1-18 | 19-234 | 235 | 236 | 237 | 238 | 239 | 240 |
| Надрам број | Базни рам број | Синхро реч | | M1 | M2 | M3 | M4 | M5 | M6 |
| LT-NT1 | | | | | | | | | |
| A | 1 | IFW | 2B+D | EOC_{a1} | EOC_{a2} | EOC_{a3} | ACT | 1 | 1 |
| A | 2 | FW | 2B+D | EOC_{dm} | EOC_{i1} | EOC_{i2} | DEA | 1 | FEBE |
| A | 3 | FW | 2B+D | EOC_{i3} | EOC_{i4} | EOC_{i5} | 1 | CRC_1 | CRC_2 |
| A | 4 | FW | 2B+D | EOC_{i6} | EOC_{i7} | EOC_{i8} | 1 | CRC_3 | CRC_4 |
| A | 5 | FW | 2B+D | EOC_{a1} | EOC_{a2} | EOC_{a3} | 1 | CRC_5 | CRC_6 |
| A | 6 | FW | 2B+D | EOC_{dm} | EOC_{i1} | EOC_{i2} | 1 | CRC_7 | CRC_8 |
| A | 7 | FW | 2B+D | EOC_{i3} | EOC_{i4} | EOC_{i5} | UOA | CRC_9 | CRC_{10} |
| A | 8 | FW | 2B+D | EOC_{i6} | EOC_{i7} | EOC_{i8} | AIB | CRC_{11} | CRC_{12} |
| B,C | ... | | | | | | | | |
| NT1-LT | | | | | | | | | |
| 1 | 1 | IFW | 2B+D | EOC_{a1} | EOC_{a2} | EOC_{a3} | ACT | 1 | 1 |
| 1 | 2 | FW | 2B+D | EOC_{dm} | EOC_{i1} | EOC_{i2} | PS1 | 1 | FEBE |
| 1 | 3 | FW | 2B+D | EOC_{i3} | EOC_{i4} | EOC_{i5} | PS2 | CRC_1 | CRC_2 |

| | | Синхро | 2B+D | C_L бити M_1-M_6 | | | | | |
|-----|---|--------|------|----------------------|------------|------------|-----|------------|------------|
| 1 | 4 | FW | 2B+D | EOC_{i6} | EOC_{i7} | EOC_{i8} | NTM | CRC_3 | CRC_4 |
| 1 | 5 | FW | 2B+D | EOC_{a1} | EOC_{a2} | EOC_{a3} | CSO | CRC_5 | CRC_6 |
| 1 | 6 | FW | 2B+D | EOC_{dm} | EOC_{i1} | EOC_{i2} | 1 | CRC_7 | CRC_8 |
| 1 | 7 | FW | 2B+D | EOC_{i3} | EOC_{i4} | EOC_{i5} | SAI | CRC_9 | CRC_{10} |
| 1 | 8 | FW | 2B+D | EOC_{i6} | EOC_{i7} | EOC_{i8} | 1* | CRC_{11} | CRC_{12} |
| 2,3 | | | | | | | | | |

Табела 7: Структура надрама

Значење појединих скраћеница из претходне табеле је следеће:

ACT – (**A**ctivation Bit) Активациони бит (поставља се на вредност логичке јединице у току поступка активације)

AIB – (**A**larm **I**ndication Bit) Бит индикације аларма (означава прекид)

CRC – (**C**yclic **R**edundancy **C**heck) Контролна сума. Рачуна се над 2B+D каналима и над M_4 битима C_L канала. Бит CRC_1 је MSB бит контролне суме.

CSO – (**C**old **S**tart **O**nly Bit) Само хладан старт. Овај бит се користи као индикација могућности примопредајника на NT1. Уколико NT1 има само могућност хладног старта тада овај бит треба да буде постављен на ниво логичке јединице.

DEA – (**D**eactivation Bit) Деактивациони бит. Поставља се на вредност логичке јединице за потврду деактивације.

EOC – (**E**mbedded **O**perations **C**hannel) Канал за уграђене операције.

a – Адресни бити

dm – Data/Message индикатор

i – Data/Message

FEBE – (**F**ar **E**nd **B**lock **E**rror Bit) Индикатор грешке на удаљеном крају. Поставља се на вредност логичке нуле након пријема надрама са грешком.

NTM – (**N**T1 u **T**est **M**ode Bit) Бит индикације да је NT1 у тест моду. Логичка нула индицира да је NT1 у тест моду.

PS1,2 – (**P**ower **S**tatus Bit) Бити статуса склопа за напајање на NT1. Логичка нула индицира проблем са напајањем.

quat – Кватернарни симбол

SAI – (**S**-**A**ctivation **I**ndicator) Индикатор активности на S/T прилагодном колу. Овај бит је опциони. Поставља се на вредност логичке јединице у случају да постоји S/T активност.

UOA – (**D**LL-only-bit) Овај бит је опциони. Поставља се на вредност логичке јединице у случају активирања S/T prilagodnog kola.

1 – Бит који је резервисан за будуће намене.

1* – (**N**etwork **I**ndication **B**it) Бит индикације мреже

2B+D – Кориснички подаци, бити 19-234 у базном раму.

M – C_L канал, бити 235-240 у базном раму.s

FW/IFW – Синхро/инвертована синхро реч, бити 1-18 у базном раму.

Трајање надрама износи 12ms.

Сви бити изузев синхро/инвертоване синхро речи се скремблују.

11.3 Протоколи и процедуре

11.3.1 Функције за надзор грешке

11.3.1.1. CRC

CRC бити су бити M5 и M6 у рамовима 3-8 надрама (према ITU-T G.961, Appendix II §II.8.3.1.1.). CRC бите генерише предајна страна и потом их умеће на одговарајућа места у надраму. Пријемник израчунава контролну суму над примљеним битима и упоређује је са примљеном контролном сумом. Уколико се те две контролне суме разликују тада у примљеном надраму у делу који покрива контролна сума постоји бар једна грешка.

11.3.2 CRC алгоритам

CRC контролна сума се рачуна користећи полином (према ITU-T G.961, Appendix II §II.8.3.1.2.):

$$P(x) = x^{12} \oplus x^{11} \oplus x^3 \oplus x^2 \oplus x \oplus 1$$

где је \oplus сабирање по модулу 2. Контролна сума се рачуна на В, D и M4 битима.

11.3.3 Остале функције C_L канала

11.3.3.1. FEVE бит

Овај бит је обавезан (према ITU-T G.961, Appendix II §II.8.3.2.1.). FEVE бит се поставља на вредност логичке јединице уколико нема грешака у примљеном надраму односно на вредност логичке нуле уколико у примљеном надраму постоје грешке. FEVE бит се поставља у следећем расположивом надраму који се шаље према удаљеној страни.

11.3.3.2. ACT бит

Овај бит је обавезан (према ITU-T G.961, Appendix II §II.8.3.2.3.). ACT бит је M4 бит у првом раму надрама у оба смера предаје. ACT бит се користи као део секвенце за стартовање.

11.3.3.3. DEA бит

Овај бит је обавезан (према ITU-T G.961, Appendix II §II.8.3.2.3.). DEA бит је бит M4 у другом раму надрама од LT-а ка NT1. Користи се за деактивацију NT1 од стране LT-а. Да би се обезбедила поуздана детекција постављања бита DEA приликом покушаја деактивације потребно је да се одговарајући статус (логичка нула) шаље бар три узастопна надрама пре прекида слања.

11.3.3.4. NT1 статусни бити напајања

NT1 статусни бити напајања су M4 бити у другом и трећем раму надрама од NT1 ка LT-у (према ITU-T G.961, Appendix II §II.8.3.2.4.). Резервисани су за индикацију стања склопа за напајање NT-а. Њихова употреба је опциона. Уколико се не користе ови бити треба да буду постављени на вредност логичке јединице. У следећој табели је приказана употреба ових статусних бита (према ITU-T G.961, Appendix II, Annex A §AII.2.).

| | PS1 PS2 | Opis |
|----------------------------|---------|---|
| Напајање исправно | 11 | Примарно и батеријско напајање (уколико је обезбеђено) су исправни. Исправно напајање у T референтној тачки (уколико је обезбеђено). |
| Отказ примарног напајања | 10 | Примарно напајање нормално, батеријско напајање (уколико је обезбеђено) није расположиво, није исправно или је на граници. Напајање у T референтној тачки је исправно (уколико је обезбеђено). |
| Отказ секундарног напајања | 01 | Примарно напајање је на граници или је неисправно. Батеријско напајање (уколико је обезбеђено) је исправно. Напајање у T референтној тачки је испод 34V или је обрнутог поларитета. |
| Отказ оба напајања | 00 | Примарно и батеријско напајање (уколико је обезбеђено) су на граници или су неисправни. Напајање у T референтној тачки (уколико је обезбеђено) је мање од 34V или је обрнутог поларитета. NT1 може у сваком тренутку да прекине нормалан рад. |

Табела 8: NT1 Статусни бити напајања

11.3.3.5. NT1 Тест мод индикатор бит

NT1 тест мод индикатор бит је M4 бит у четвртном раму надрама (према ITU-T G.961, Appendix II §II.8.3.2.5.). Његова употреба је опциона. Када се не користи, овај бит се поставља на вредност логичке јединице. Сматра се (према ITU-T G.961, Appendix II, Annex A §AII.3.) да је NT1 у тест моду ако је D или било који од B канала укључен у неку од корисничких локално иницираних функција одржавања. У току трајања тест мода NT1 може да буде нерасположив или да буде онемогућен да изводи акције које се траже кроз EOC канал.

11.3.3.6. CSO бит

CSO бит је M4 бит у петом раму надрама (према ITU-T G.961, Appendix II §II.8.3.2.6.). Његова употреба је опциона. Када се не користи, тада се овај бит поставља на вредност логичке нуле. Овај бит се користи као индикација могућности примопредајника на NT1

(према ITU-T G.961, Appendix II, Annex A §AII.4.). Уколико NT1 има само могућност хладног старта, тада овај бит треба да буде постављен на ниво логичке јединице.

11.3.3.7. UOA бит

UOA бит је М4 бит у седмом раму надрама од стране LT-а (према ITU-T G.961, Appendix II §II.8.3.2.7.). Његова употреба је опциона. Када се не користи, тада се овај бит поставља на вредност логичке јединице. Овај бит се користи као захтев за NT1 да активира S/T прилагодно коло (уколико је присутно) (према ITU-T G.961, Appendix II, Annex A §AII.5.). Приликом активирања S/T прилагодног кола овај бит се поставља на вредност логичке јединице. У супротном се овај бит поставља на вредност логичке нуле.

11.3.3.8. SAI бит

SAI бит је М4 бит у седмом раму надрама од стране NT1 (према ITU-T G.961, Appendix II §II.8.3.2.8.). Користи се за индикацију активности на S/T прилагодном колу. Његова употреба је опциона. Када се не користи, овај бит се поставља на вредност логичке јединице. Уколико постоји активност (INFO1 или INFO3 на S/T референтној тачки), тада се овај бит поставља на вредност логичке јединице (према ITU-T G.961, Appendix II, Annex A §AII.6.). У супротном се овај бит поставља на вредност логичке нуле.

11.3.3.9. AIB бит

AIB бит је М4 бит у осмом раму надрама од стране LT-а (према ITU-T G.961, Appendix II §II.8.3.2.9.). Његова употреба је опциона. Када се не користи, овај бит се поставља на вредност логичке јединице. Када је преносни пут за B1, B2 и D канал успостављен све до централе, тада се овај бит поставља на вредност логичке јединице (према ITU-T G.961, Appendix II, Annex A §AII.7.). Грешка или прекид у преносном систему који транспортује B1, B2 и D канале резултује слањем логичке нуле ка NT1 на месту овог бита. Грешке могу да буду губитак сигнала, губитак синхронизације рама, грешка преносног терминала итд.

11.3.3.10. NIB бит

NIB бит је М4 бит у осмом раму надрама од стране NT1 (према ITU-T G.961, Appendix II §II.8.3.2.10.). Његова употреба је опциона. Када се не користи, овај бит се поставља на вредност логичке јединице.

11.3.3.11. Резервисани бити

Сви остали М4, М5 и М6 бити су резервисани за потребе будуће стандардизације (према ITU-T G.961, Appendix II §II.8.3.2.11.). Они се постављају на вредност логичке јединице пре скрембловања.

11.3.4 ЕОС функције

24 бита по надраму (2kbit/s) је алоцирано за ЕОС (embedded operations channel) функције (према ITU-T G.961, Appendix II §II.8.3.3.).

11.3.4.1. ЕОС рам

ЕОС рам се састоји од 12 бита који су синхронисани са надрамом (према ITU-T G.961, Appendix II §II.8.3.3.1.). У следећој табели је приказан ЕОС рам.

| | | | |
|----------|--------------|------------------------|-------------------|
| Бити | 3 | 1 | 8 |
| Функција | Адресно поље | Data/message индикатор | Информационо поље |

Табела 9: Структура ЕОС рама

Тробитно адресно поље се користи за адресирање до 7 различитих локација.

Data/message индикатор бит се поставља на вредност логичке јединице у случају када информационо поље садржи код операције, тј. на вредност логичке нуле када информационо поље садржи нумерички податак. Информационо поље може да садржи до 256 различитих порука.

У једном надраму постоје тачно два ЕОС рама.

11.3.4.2. Мод рада

ЕОС протокол функционише у репетитивном моду команда/одговор (према ITU-T G.961, Appendix II §II.8.3.3.2.). Потребно је да се приме три идентичне исправно адресиране узастопне поруке пре него што се иницира акција.

Мрежа треба континуално да шаље исправно адресирану поруку. У циљу изазивања акције на адресираном уређају, мрежа ће наставити да шаље поруку све док не прими три идентична узастопна ЕОС рама од адресираног уређаја којим се потврђује предати ЕОС рам. Слање поруке од стране NT1 и пријем на страни мреже три идентичне узастопне исправно адресиране “Unable To Comply” поруке означавају потврду мрежи да NT1 не подржава захтевану функцију, тако да у том тренутку мрежа може да престане са покушајима.

Адресирани уређај ће да иницира акцију ако, и само ако, се приме три идентична, узастопна, исправно адресирана ЕОС рама која садрже поруку препознату од стране адресираног уређаја. NT1 треба да одговори на све примљене поруке. Одговор треба да буде ехо примљеног ЕОС рама према мрежи са два изузетка која ће бити објашњена у наставку текста. Сваки одговор (и ехо) треба да буде у следећем расположивом ЕОС раму, чиме се дозвољава процесно кашњење од приближно 0.75ms.

Уколико NT1 не препознаје поруку (Data/Message индикатор постављен на вредност логичке јединице) у исправно адресирано ЕОС раму, уместо еха, по пријему трећег и сваког наредног истог исправно адресирано ЕОС рама, NT1 ће одговорити поруком “Unable To Comply” у следећем расположивом раму.

У случају пријема ЕОС рама са адресама које се разликују од адресе NT1 (000) или ЕОС рама са broadcast адресом, NT1 ће у следећем расположивом ЕОС раму вратити према мрежи ЕОС рам са поруком “Hold State” са својом адресом (000).

Уколико NT1, на коме нису имплементиране ЕОС функције за пренос података, прими бајт податка (Data/Message индикатор постављен на ниво логичке нуле) у исправно адресираном ЕОС раму, уместо еха, по пријему трећег и сваког наредног истог исправ-

но адресирано ЕОС рама, NT1 ће одговорити поруком “Unable To Comply” у следећем расположивом ЕОС раму.

11.3.4.3. Адресирање

NT1 треба да препозна две адресе: своју (000) и broadcast адресу (111) (према ITU-T G.961, Appendix II §II.8.3.3.3.). Приликом слања поруке “Unable To Comply” NT1 треба да шаље адресу 000.

11.3.4.4. Дефиниција захтеваних ЕОС функција

(према ITU-T G.961, Appendix II §II.8.3.3.4.)

- 1) 2B+D петља. Ова порука поставља петљу на 2B+D подацима на NT1 према мрежи. Петља може да буде транспарентна или не, али у сваком случају мора да обезбеди одржавање синхронизације на терминалној опреми.
- 2) B1 или B2 петља. Ова порука поставља петљу на B1 или B2 каналу на NT1 према мрежи. Петља је транспарентна. Ова порука је опциона.
- 3) Повратак у нормалан рад. Ова порука прекида све ЕОС контролисане акције које су у току. Намена је да постави ЕОС контролер у почетно стање.
- 4) Unable To Comply. Ова порука означава да је NT1 примио ЕОС поруку, али да примљену поруку NT1 не подржава.
- 5) Захтев за кварење CRC суме. Ова порука је захтев да NT1 отпочне слање ЕОС рамова ка мрежи који садрже намерно покварену CRC суму све до пријема поруке за повратак у нормалан рад.
- 6) Потврда покварене CRC суме. Ова порука информише NT1 да ће мрежа отпочети слање ЕОС рамова са намерно поквареном CRC сумом све до пријема поруке за повратак у нормалан рад.
- 7) Hold State. Стање држања. Овом поруком мрежа држи NT1 и његов ЕОС контролер и било коју тренутно активну ЕОС функцију у текућем стању. Ову поруку, такође, може да шаље NT1 према мрежи као индикацију да је примио поруку са неодговарајућом адресом.

11.3.4.5. Кодови ЕОС функција

Кодови ЕОС функција су приказани у следећој табели (према ITU-T G.961, Appendix II §II.8.3.3.5.):

| Порука | Код поруке | Origin(o) Destination (d) | |
|----------------------|------------|---------------------------|-----|
| | | Мрежа | NT1 |
| 2B+D петља | 0101 0000 | o | d |
| B1 петља | 0101 0001 | o | d |
| B2 петља | 0101 0010 | o | d |
| Захтев за измену CRC | 0101 0011 | o | d |
| Потврда измењене CRC | 0101 0100 | o | d |
| Повратак у | 1111 1111 | o | d |

| | | Origin(o) | Destination (d) |
|------------------|-----------|-----------|-----------------|
| нормалан рад | | | |
| Стање држања | 0000 0000 | d/o | o/d |
| Unable To Comply | 1010 1010 | d | o |

Табела 10: Кодови ЕОС функција

64 ЕОС поруке су резервисане за нестандартне апликације у следећа 4 блока од по 16 кодова сваки: 0100 xxxx, 0011 xxxx, 0010 xxxx, 0001 xxxx. Даље, 64 ЕОС су резервисана за интерну мрежну употребу у 4 блока од по 16 кодова сваки: 0110 xxxx, 0111 xxxx, 1000 xxxx, 1001 xxxx. Сви остали кодови који нису наведени у претходној табели или нису резервисани за нестандартне апликације или интерну мрежну употребу, су резервисани за потребе стандардизације у будућности.

12 Стартовање и контрола

У складу са ITU-T G.961, Appendix II, §II.10.